Igor Mandić

SEVALNE POŠKODBE V ELEKTRONIKI

Seminar na F9, 20. 4. 2000

VSEBINA:

- Uvod
- delovanje bipolarnega in FET tranzistorja
- ionizacijske in globinske sevalne poškodbe materialov v elektroniki
- vpliv poškodb na elektronske elemente
- metode za povečevanje odpornosti na poškodbe

UVOD:

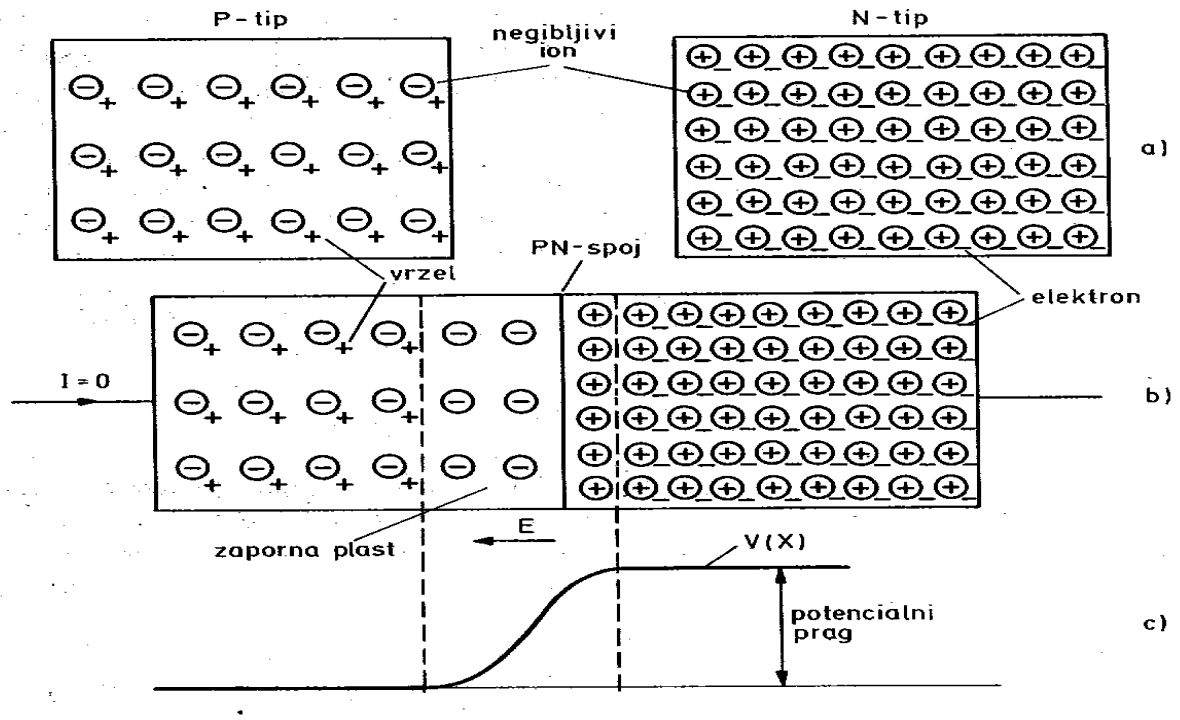
- sevanje lahko poškoduje elektroniko

⇒ sevalne poškodbe zanimive kadar mora elektronika delovati v okolju s povečanim sevanjem:

  - eksperimenti v fiziki osnovnih delcev (LHC)
  - vesolje
  - avioni na veliki višini
  - roboti v jedrski industriji
  - itd.

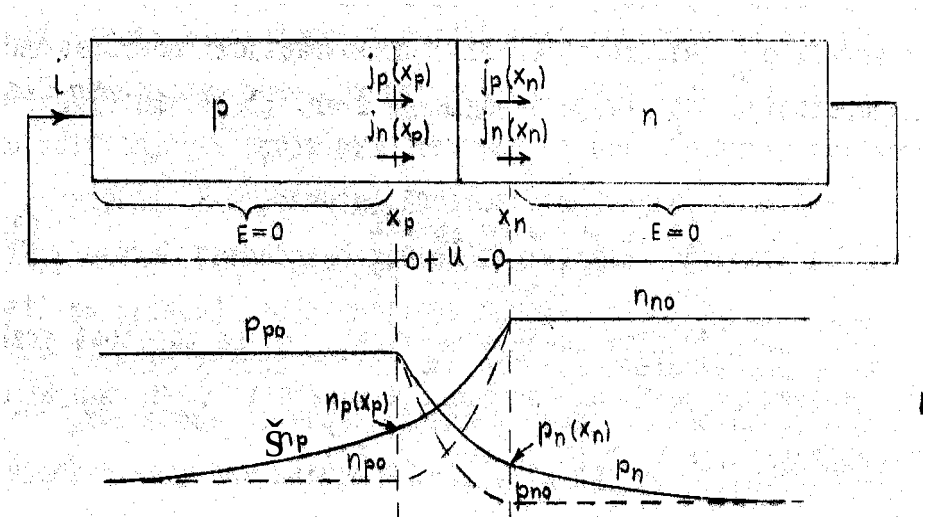
• DELOVANJE BIPOLARNEGA IN FET TRANZISTORJA:

- pn stik:



- v zaporni smeri (p priključen na - in n na +) teče majhen tok, ki je posledica termičnega nastajanja vrzeli in elektronov na robovih depletirane plasti in v depletirani plasti - tok le malo odvisen od velikosti priključene napetosti

- pn stik:



- v prevodni smeri (p na + in n na -) se zaradi priključene napetosti poveča verjetnost, da bo vrzel iz p strani imela zadosti energije za prehod potencialne razlike in podobno velja za elektrone iz n strani
- posledica je povečana koncentracija vrzeli na n strani (p_n) in elektronov na p strani (n_p)
- ti (manjšinski) elektroni in vrzeli se potem rekombinirajo z večinskimi noslici ➡ tok
- dobimo prostorsko porazdelitev koncentracije manjšinskih nosilcev:

$$p_n(x) = p_{n0} + p_{n0}(e^{qU/kT} - 1)e^{-x/\sqrt{\tau D}}$$

τ : življenjski čas nosilcev

$\boldsymbol{D}$:difuzijska konstanta

- daljši življenjski čas, globje v n stran sega povečana koncentracija vrzeli

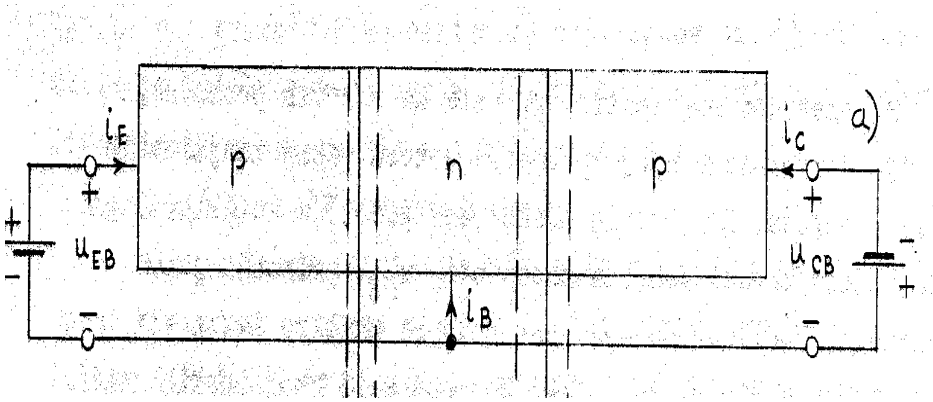
- življenjski čas odvisen od nepravilnosti v kristalu (rekombinacijski centri)

➡ difuzijski tok (ker E=0, j = -Ddn/dx) $j = q \cdot n_i^2 \left(\frac{\sqrt{D_p}}{\sqrt{\tau_p} N_d} + \frac{\sqrt{D_n}}{\sqrt{\tau_n} N_a} \right) \cdot \left(e^{qU/kT} - 1 \right)$

- celotni tok je vsota tokov vrzeli in elektronov

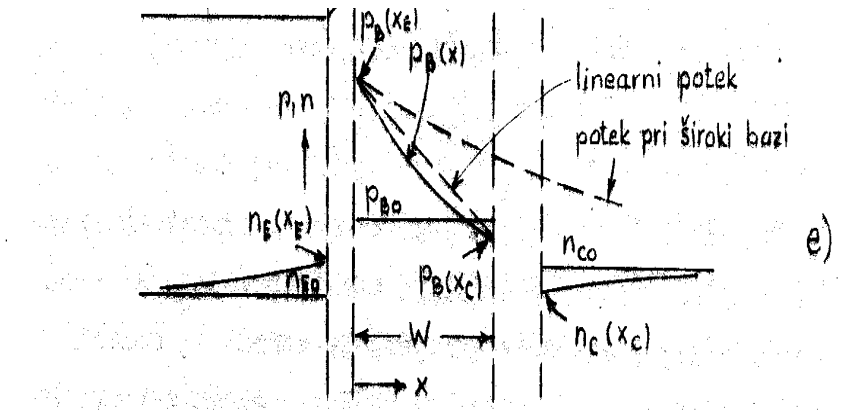
- če n in p stran nista enako dopirani e.g. $N_a >> N_d$ tok vrzeli preko spoja večji kot tok elektr.

- Bipolarni tranzistor (pnp ali npn stik):



emitor - baza: prevodna smer

baza - kolektor: zaporna smer



Princip delovanja:

- zaradi prevodne napetosti med e in b povečana koncentracija vrzeli v bazi

- polje na kolektorski strani potegne vrzeli iz baze v kolektor (ker zaporna napetost)

- ker baza tanka, kolektor poveča strmino koncentracije vrzeli v bazi => poveča tok skozi bazo v kolektor

- definiramo tokovno ojačenje $\beta = I_C/I_B$

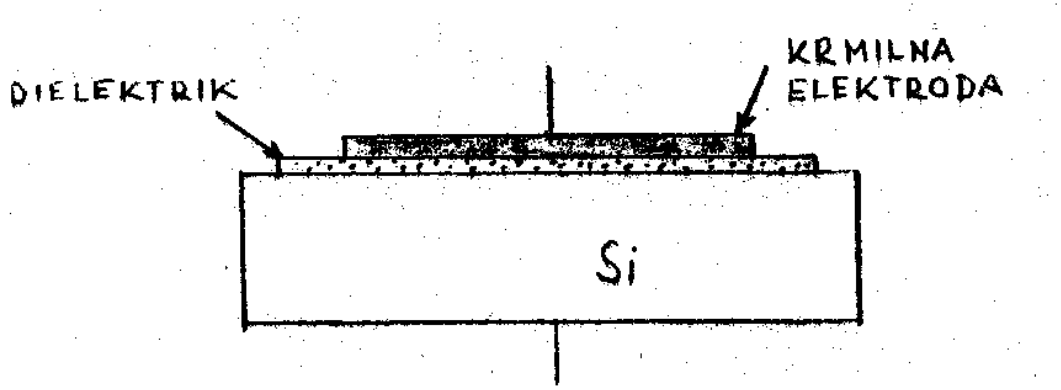
- k toku iz emitorja na kolektor prispevajo samo tisti nosilci, ki so v bazi manjšinski

- k baznemu toku prispeva tok večinskih nosilcev iz baze v emitor in rekombinacija manjšinskih nosilcev v bazi
  ★emitor mora biti močneje dopiran kot baza, da je β velik (tipično 100)

  ➡ β odvisen od življenjskega časa manjšinskih nosilcev v bazi

- MOS FET tranzistor:

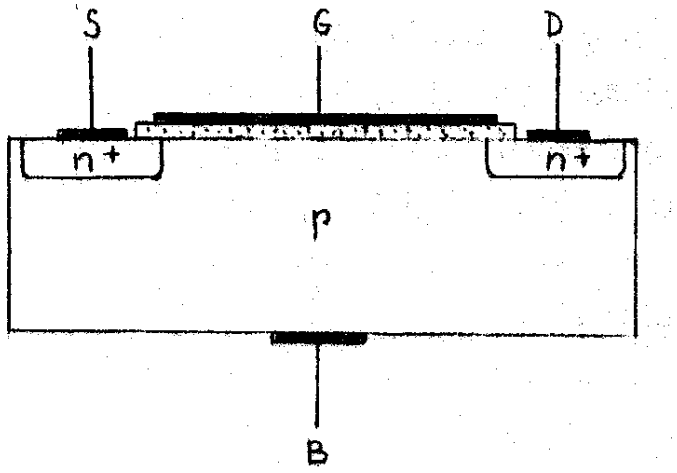
MOS: Metal - Oxide - Semiconductor:

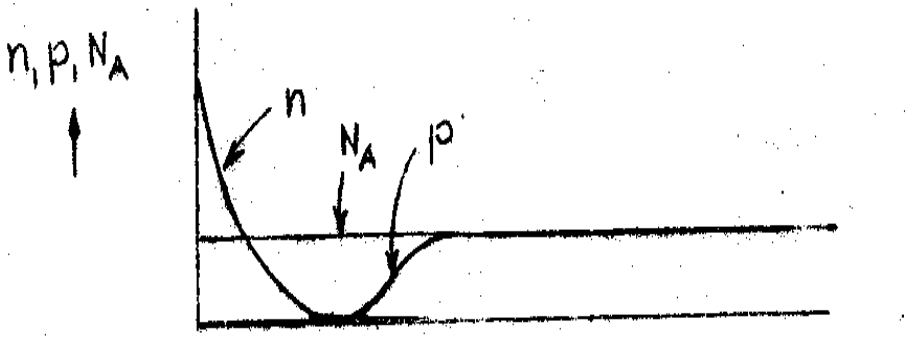


Dielektrik je običajno $Si0_2$ in služi kot izolator med elektrodo in polprevodnikom

• MOS FET tranzistor :

Primer N-MOS:





• S (source) in B priključena na 0 V
D (drain) priključen na pozitivno napetost:

- na krmilno elektrodo G (gate) priključimo pozitivno napetost

- v tanki plasti pod oksidom električno polje pritegne gibljive elektrone
i.e. spremenimo tip polprevodnika iz p v n

- steče tok med S in D

• da steče tok mora biti $U_G > U_T$

Ionizacijske poškodbe:

- ENOTA: deponirana energija/maso 1Gy = 1J/kg = 100 rad

  - poškodbe pomembne pri dozah nad ~ 10 Gy (1krad)
  - pri ATLAS-SCT bo elektronika sprejela 10Mrad
  - vesoljske aplikacije do 1 Mrad (v radiation belt)

- nabiti delec pri prehodu skozi snov tvori pare elektron-vrzel

  ⇒ lahko povzroči električni sunek (obravnavamo kasneje)

  ⇒ najpomembnejši permanentni efekt: SiO_2 se naelektri:

  Mehanizem a:

  - ustvari se par elektron-vrzel
  - delno rekombinacija (odvisno od el. polja)
  - elektroni: velika gibljivost => zapustijo oksid
  - vrzeli: zelo majhna gibljivost => ujamejo se na pasti, ki jih je več blizu meje s Si in ostanejo permanentno ujete (pri sobni T)
  - ujeti naboj vedno pozitiven

Mehanizem b:

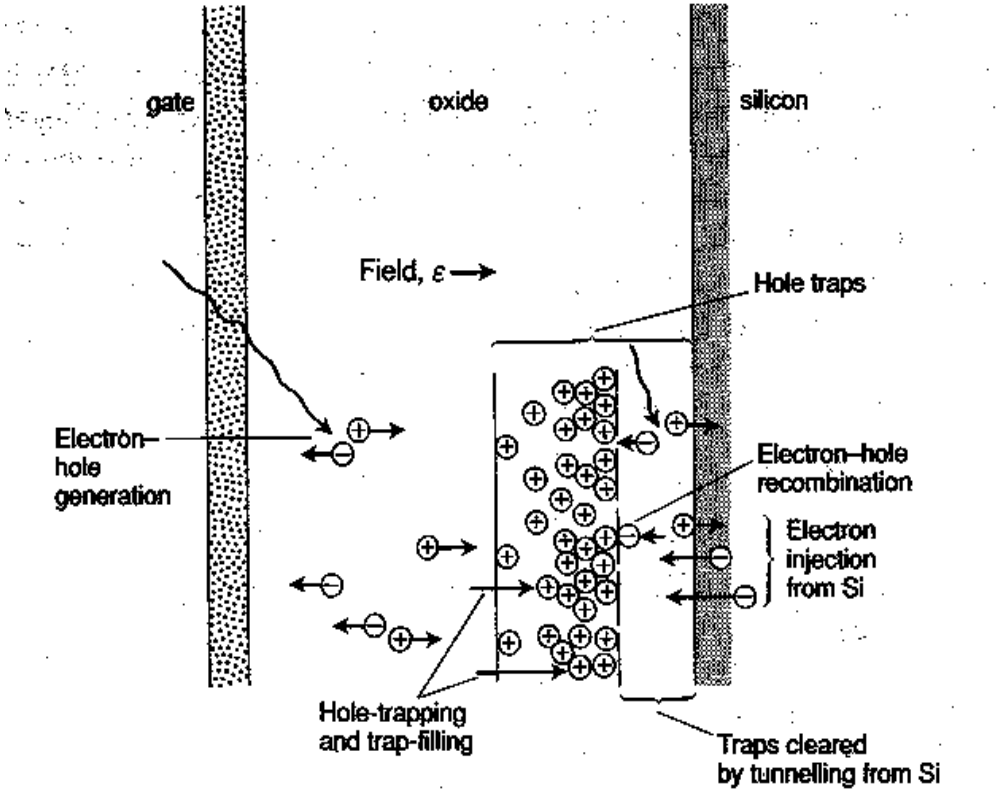
- poveča se število pasti na meji $Si0_2$-Si
- naboj teh pasti je odvisen od tipa polprevodnika

  pod oksidom: - pri n-MOS (prevajajo elektroni)

  \+ pri p-MOS (prevajajo vrzeli)

Slika:

mehanizem a



• Globinske poškodbe:

⟹ k tem v glavnem prispevajo težki delci (n,p,π)

⟹ vpadni delec izbije atom iz kristalne rešetke, zato se:

- poveča število defektov v kristalu
- poveča število lokaliziranih energijskih nivojev v prepovedanem pasu

ENOTA: količino obsevanja z različnimi delci različnih energij opišemo z ekvivalentnim številom 1 MeV nevtronov na cm^2 (fluenca) i.e. koliko 1MeV nevtronov na cm^2 bi potrebovali za enako število globinskih poškodb za določen material
Ekvivalentno fluenco izračunamo po NIEL (Non Ionizing Energy Loss) hipotezi

ATLAS-SCT: elektronika bo dobila do $2x10^{14}$ n/cm^2

VESOLJE: do 10^{12} n/cm^2

Najpomembnejša posledica pri elektroniki:

→ skrajšanje življenjskega časa manjšinskih nosilcev

Drugi efekt: spreminjanje koncentracije dopantov (s sevanjem povzročeni defekti se obnašajo kot akceptorji) pri fluencah ~ 10^{14} n/cm^2
pri tranzistorjih ni pomemben, ker so dopiranja visoka
→ efekt pomemben pri Si detektorjih (in pri uporih, ki so narejeni iz zelo čistega Si)

→ Globinske poškodbe pomembne le pri bipolarnih tranzistorjih

- pri FET so nosilci v kanalu večinski - ker polje spremeni tip polprevodnika - zato skrajšanje τ ni pomembno (i.e. ni nasprotnih nabojev za rekombinacijo)

• izkaže se, da pri zadosti visokih fluencah Φ velja:

$$1/\tau - 1/\tau_0 = K\Phi$$

τ - življenjski čas po in τ_0 - pred obsevanjem, K konstanta

• bazni tok zaradi rekombinacije v bazi ∝ 1/τ

• $\beta = I_C/I_B$ zaradi skrajšanja τ se poveča bazni tok in zato β manjši

=> tokovno ojačanje pada s fluenco

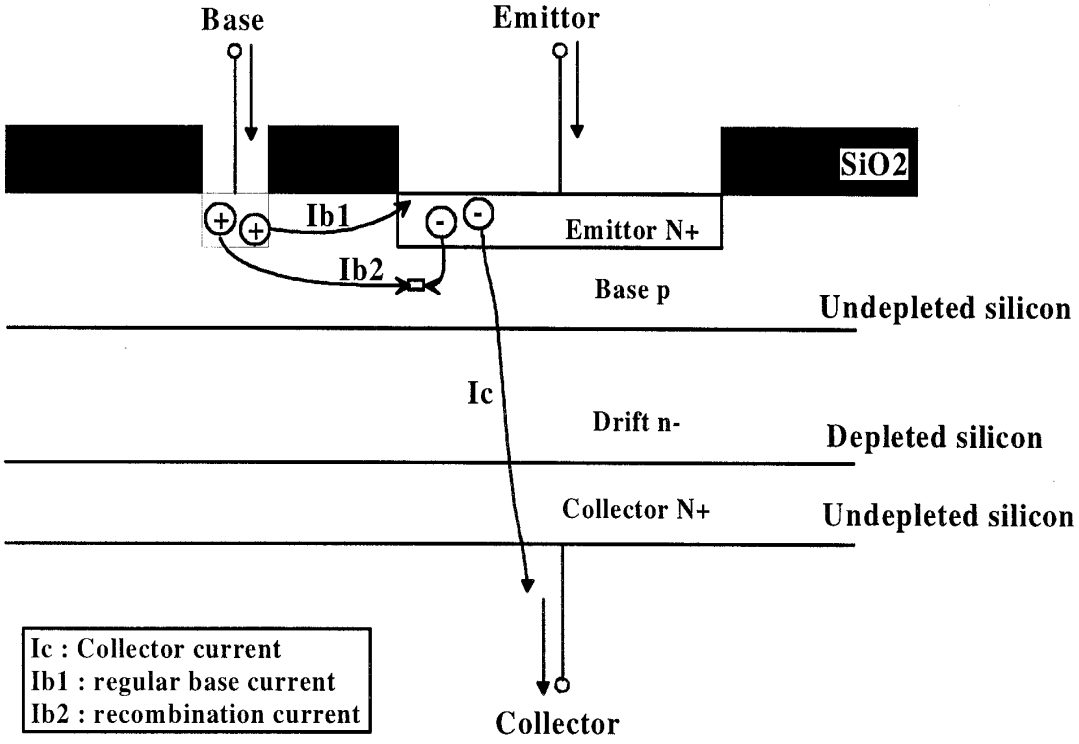
Emitter – base junction is forward biased.

Before irradiation:

- Ib1 = holes current injected from the base into the emitter.
- βo = Ic / Ib1

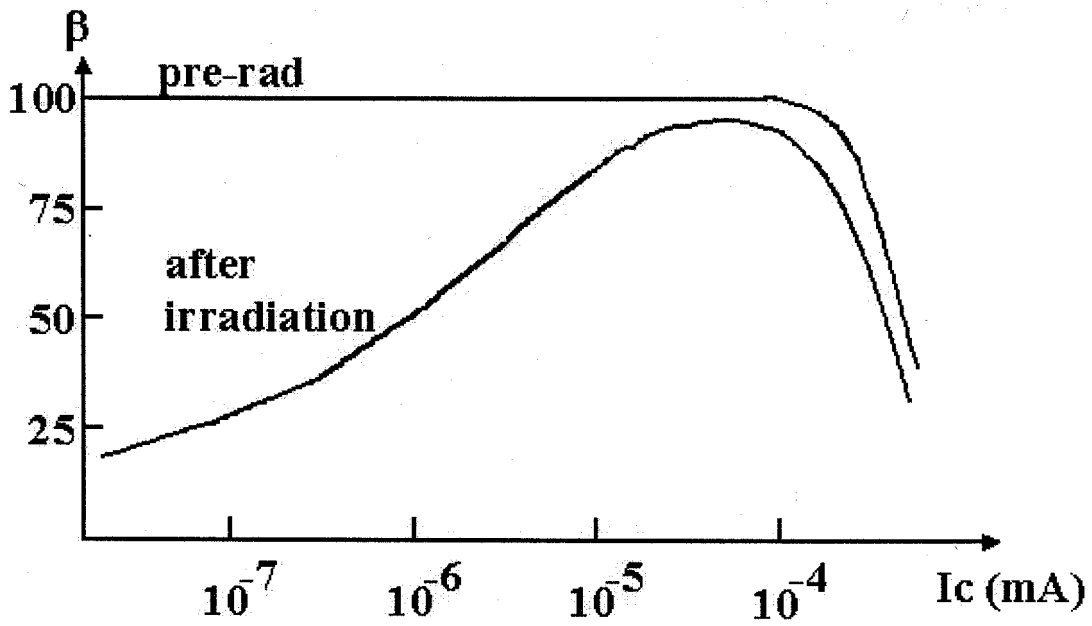
After irradiation:

- Ib1 = holes current injected from the base into the emitter.
- creation of recombination centers in the base.
- Ib2 = recombination current of a fraction of the electrons injected by the emitter into the base.
- β = Ic / (Ib1 + Ib2) < βo



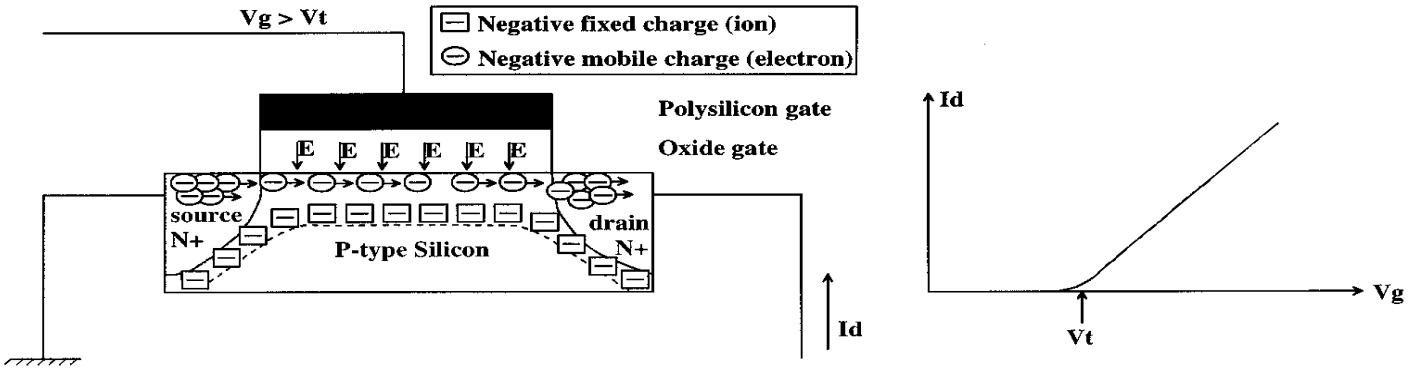
- zmanjšanje β večje pri nižjem kolektorskem toku

➡ saturacija: pri velikem toku se poškodbe "napolnijo"

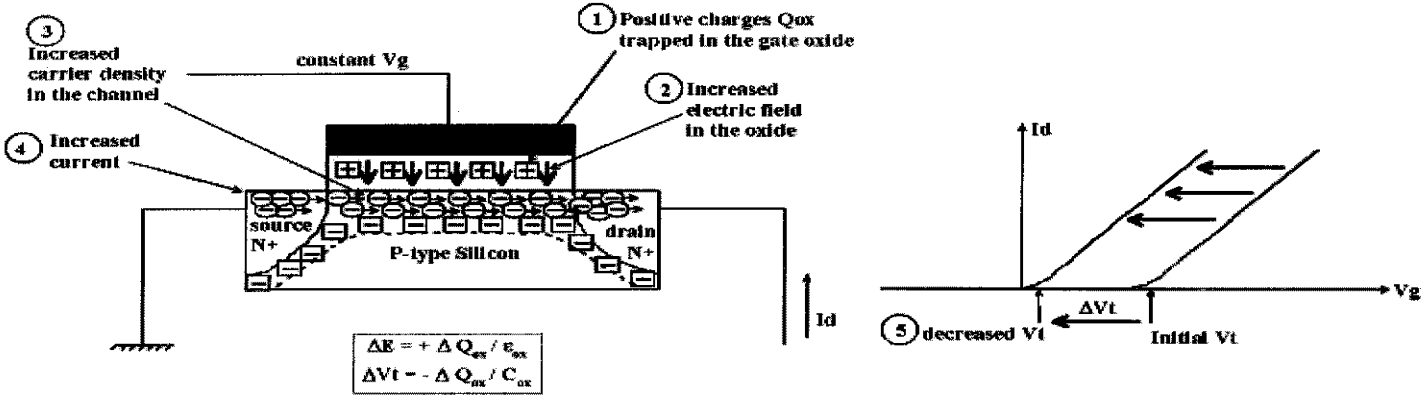


• Vpliv ionizacijskih poškodb na FET tranzistorje

1. MOS TRANSISTORS:
Example : NMOS



Example : Oxide trapped charge effects on NMOS

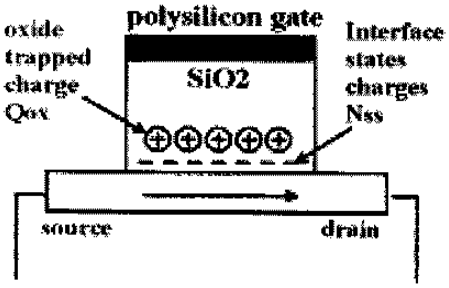


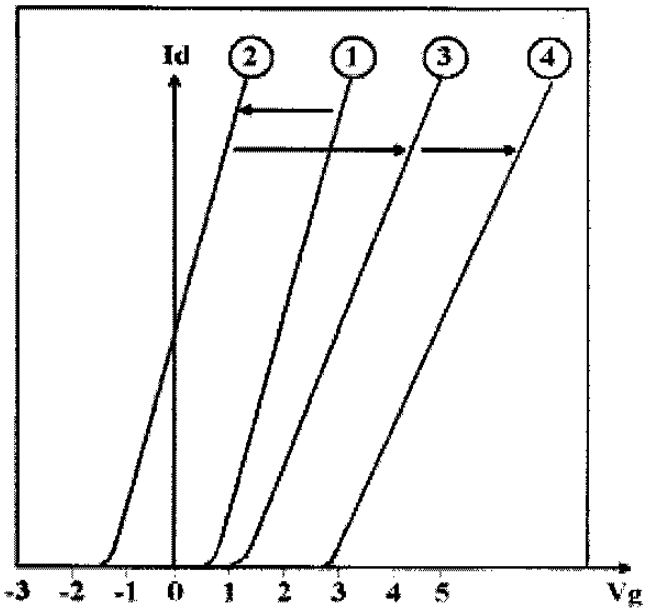
Oxide trapped charge and interface trapped charge effects in NMOS:

NMOS transistor

Effect of an increasing dose:

1. before irradiation
2. oxide trapped charges dominate
3. interface states charges dominate
4. interface states charges dominate



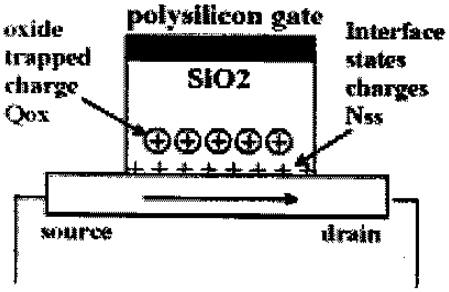


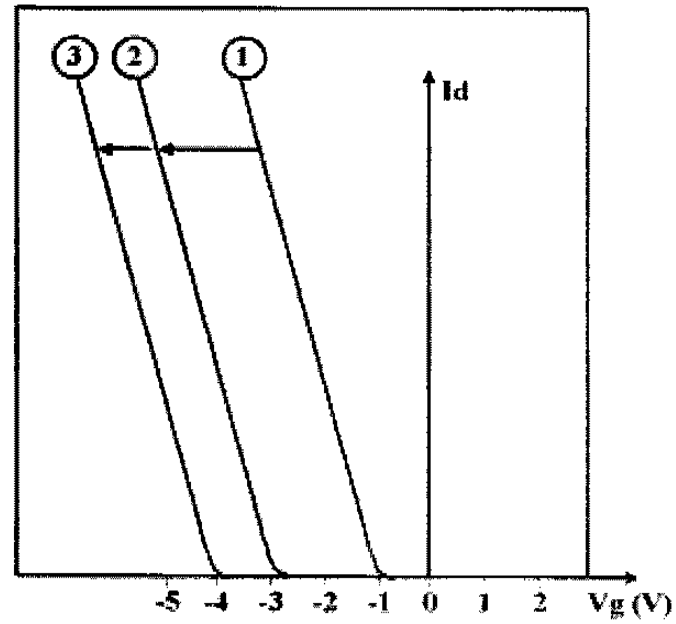
Oxide trapped charge and interface trapped charge effects on PMOS:

PMOS transistor

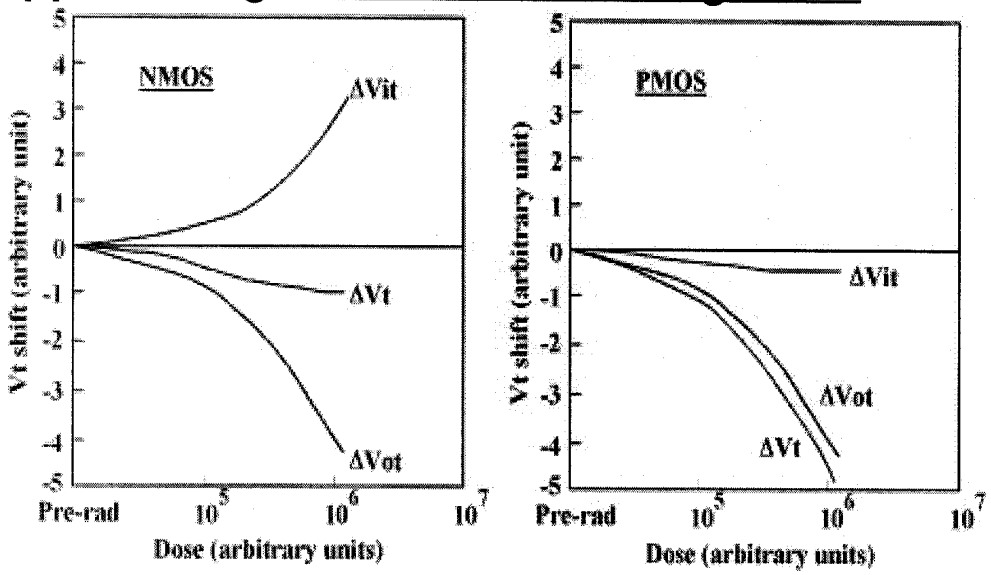
Effect of an increasing dose:

1. before irradiation
2. , 3. increasing doses: superimposition of oxide trapped charges and interface states charges

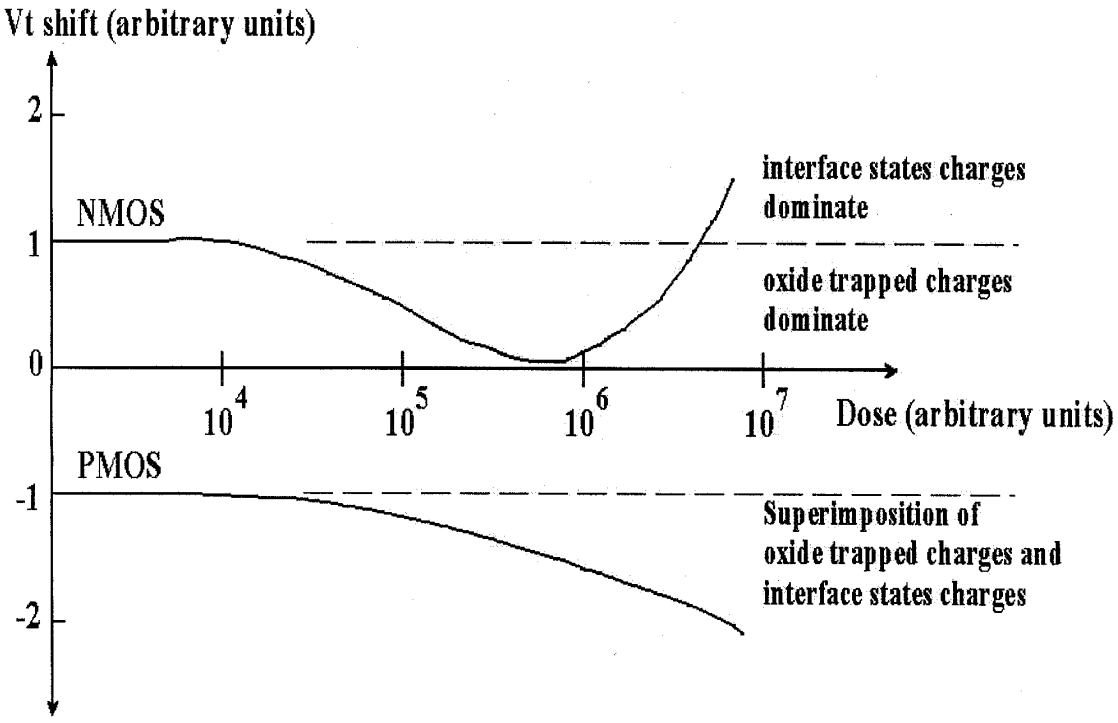




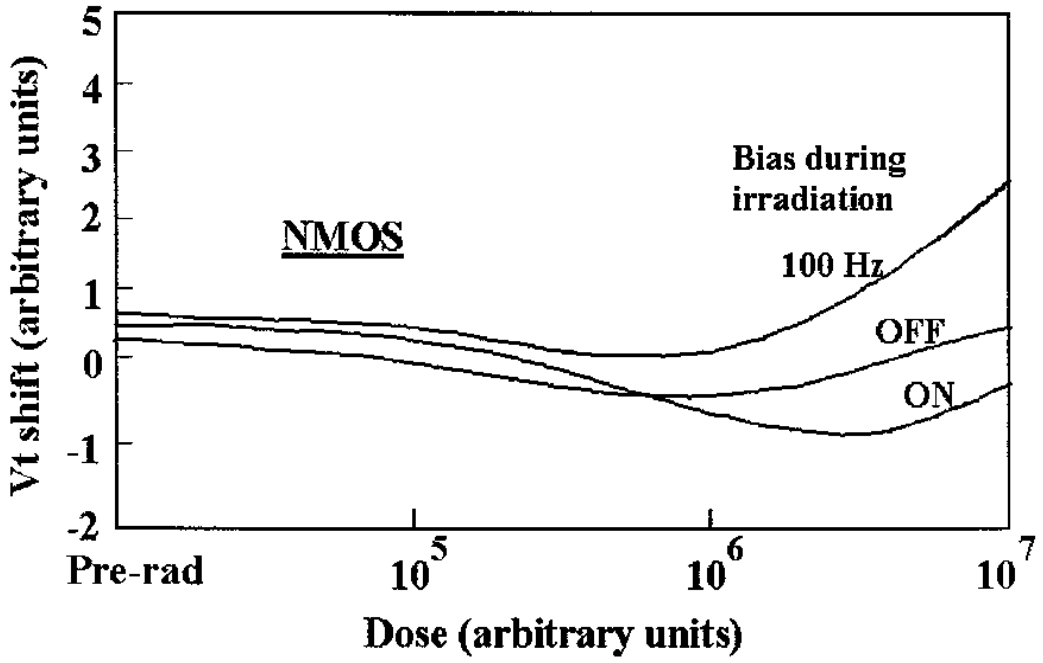
Contribution of oxide trapped charge and interface trapped charge on threshold voltage shift

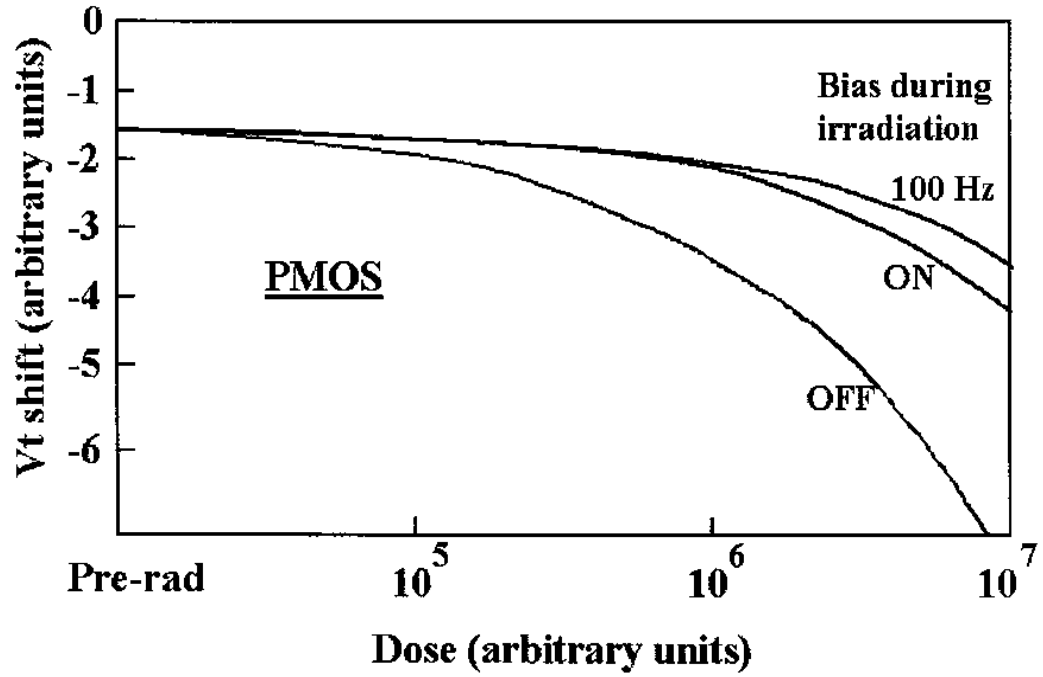


NMOS and PMOS threshold voltage shift



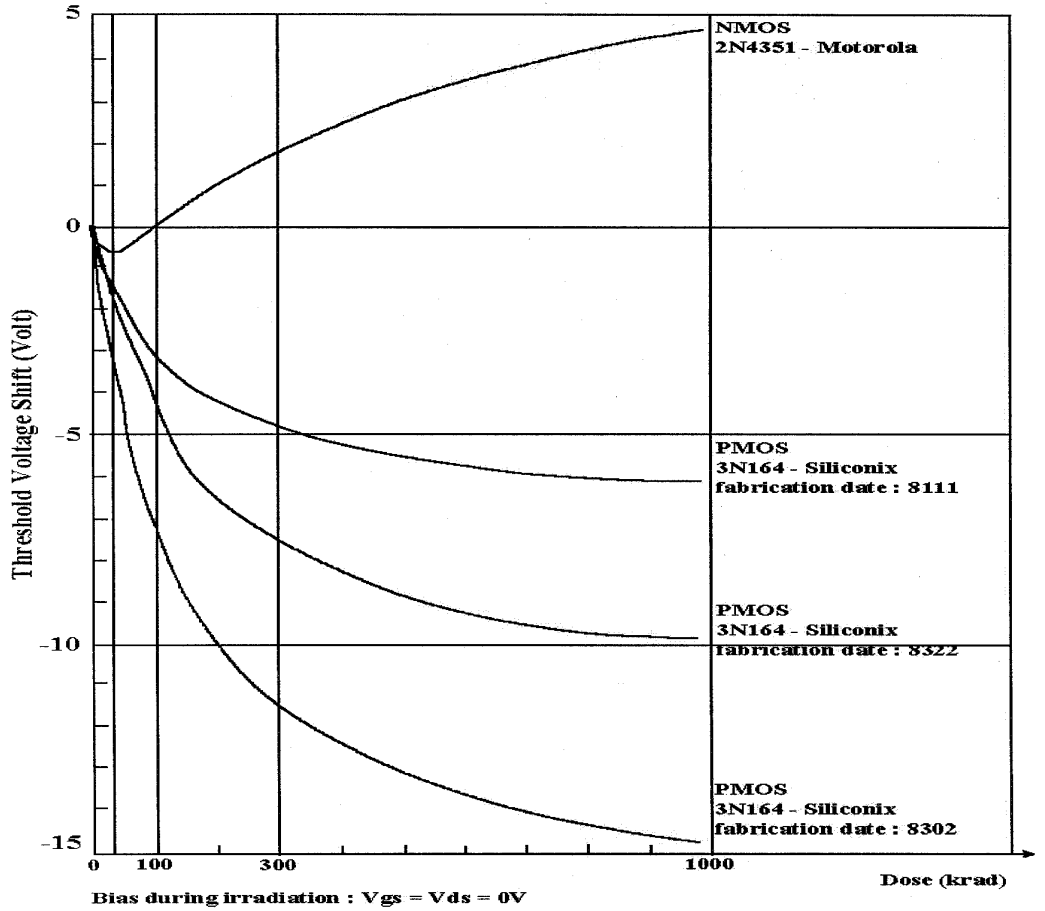
Influence of the *bias* on the threshold voltage shift



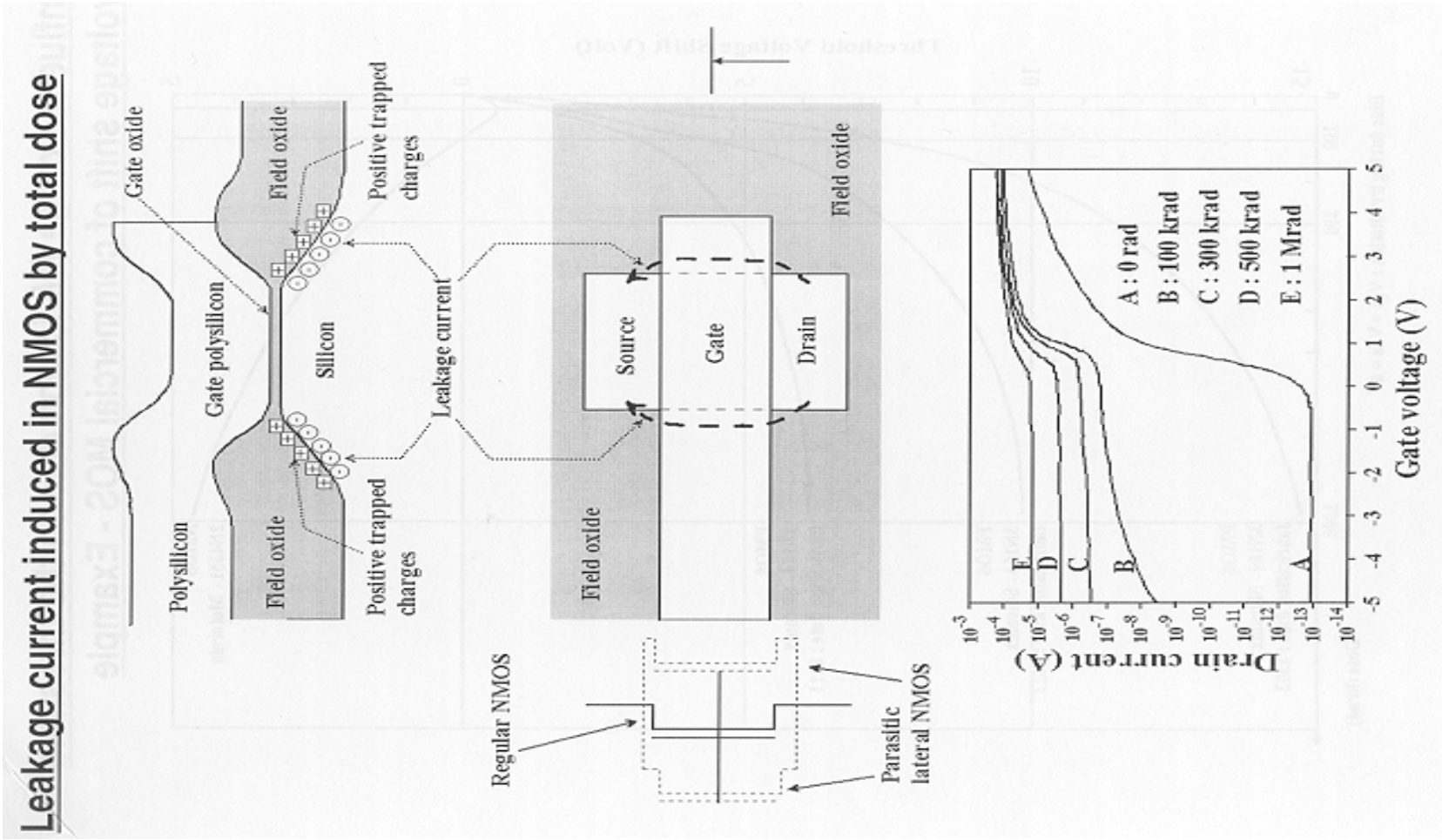


Ionizacijske efekte je težko napovedati
(pri ne-rad-hard komponentah):

Influence of the *fabrication date* on the threshold voltage shift of commercial MOS - Example

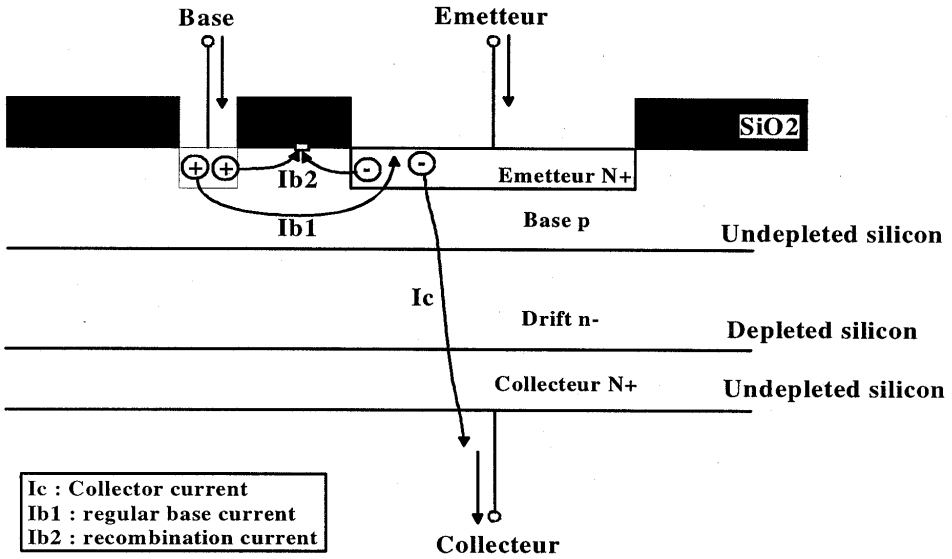


Pri NMOS tranzistorjih ionizacija poveča mrtvi tok zaradi naelektritve debelega oksida okrog tranzistorja



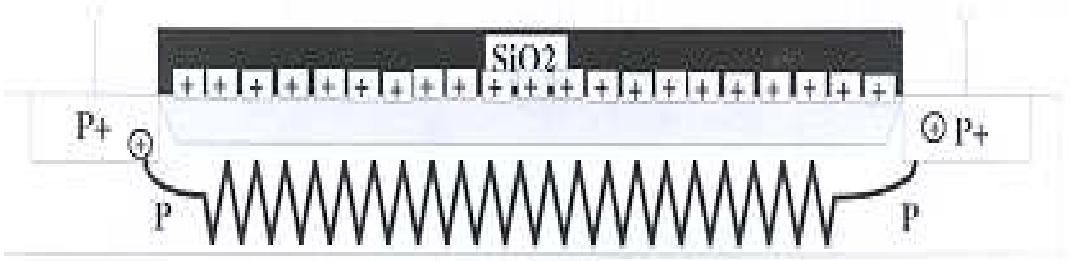
• Vpliv ionizacijskih poškodb na bipolarne tranzistorje:

- površinski efekti: bazni in emitorski kontakt sta izolirana s SiO_2
  sevanje poveča število rekombinacijskih centrov na meji med Si in SiO_2
  ➡ povečan površinski bazni tok
  => β se zmanjša
- zmanjšanje β zaradi površinskih efektov je težko napovedati



• Vpliv ionizacijskih poškodb na upore in kondenzatorje:

• Naboj v SiO2 poveča upornost upora, ki je narejen iz p-tipa silicija:



• Pri kondenzatorjih je kapaciteta določena z debelino SiO2. Pod oksidom je močno dopiran Si, ki ga naboj ujet v oksidu ne spremeni i.e. polje tudi po obsevanju ne sega v Si: kondenzatorji niso občutljivi

Do sedaj opisani efekti so posledica celotne prejete doze oz. fluence
Zelo pomemben del vpliva sevanja na elektroniko pa so še prehodni pojavi in predvsem SEE (Single Event Efects)

Pehodni pojavi:

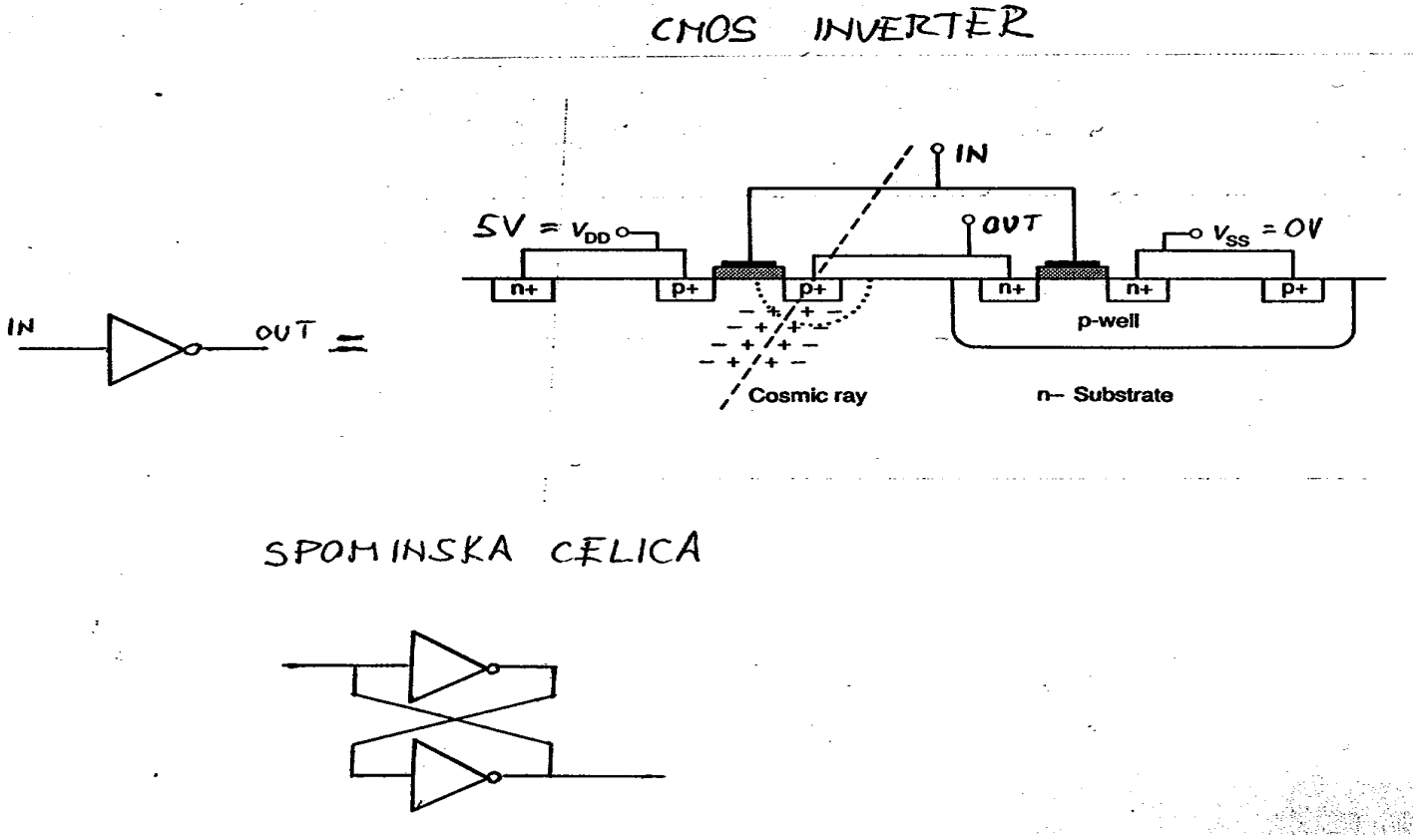
- zaradi visoke hitrosti doze nastane v polprevodniku in na pn stiku velika koncentracija parov elekron-vrzel, ki povzročijo električne signale

- efekt pomemben pri nuklearnih eksplozijah, ko nastanejo kratki in zelo intenzivni curki fotonov:
  npr. 10^{9} rad/s^{-1} v nekaj ns

SEE (Single Event Effects):

- posamezni proton ali težki ion spremeni stanje bistabilnega elementa ⟹ bit-flip
- ali pa ga permanentno poškoduje ⟹ latch-up

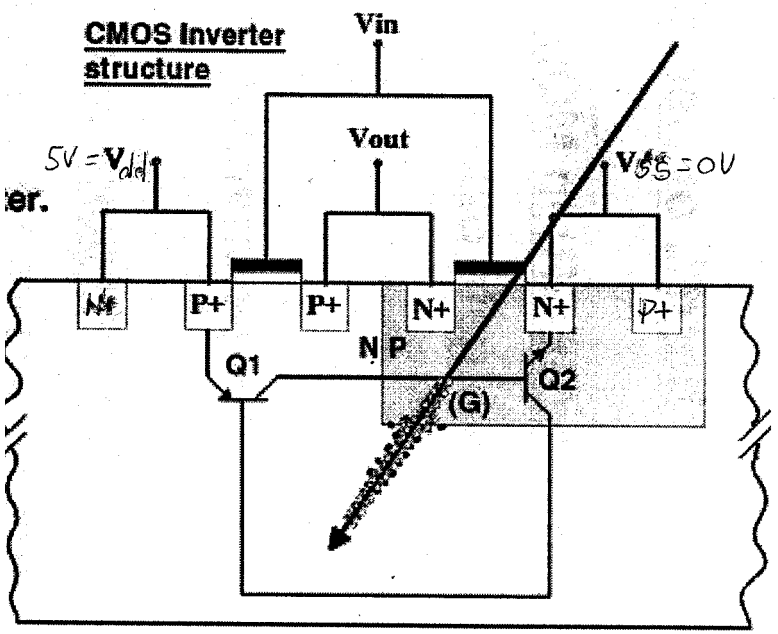
bit-flip:



latch-up:

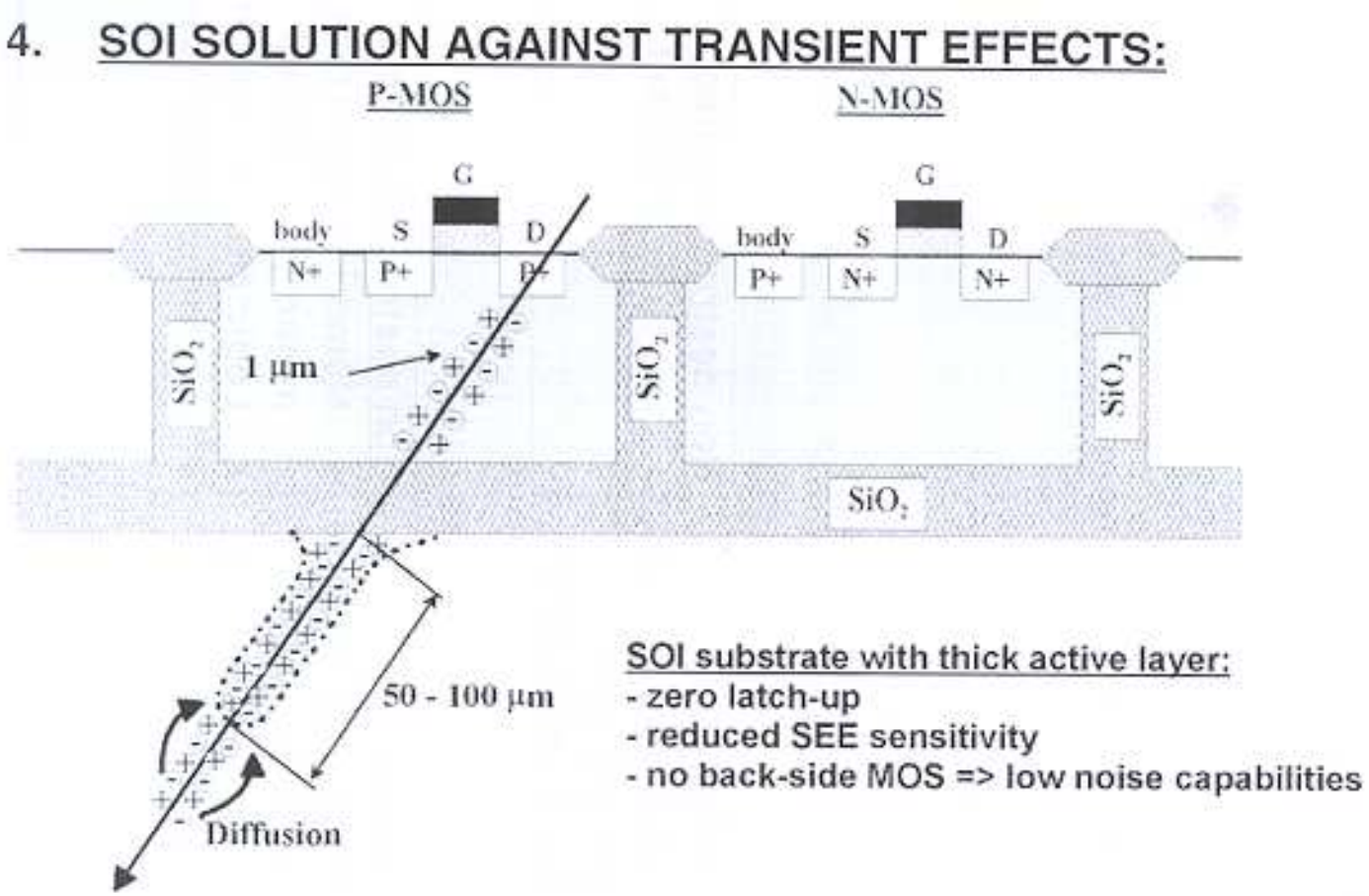
- CMOS inverter vsebuje dva parazitska bipolarna tranzistorja

→ naboj, ki ga ustvari nabit delec lahko odpre ta dva tranzistorja in med Vdd in Vss steče velik tok, ki uniči inverter



• občutljivost za SEU in latch-up zmanjšamo z izolacijo med PMOS in NMOS tranzistorji → ni vezanih bipolarnih tranzistorjev

→ manj naboja (od delca) steče skozi tranzistor



Metode za povečevanje radiacijske odpornosti:

1. Rad-hard tehnologije:

bistvo rad-hard tehnologije je, da proizvajalec lahko napove spremembe parametrov po obsevanju

⟹ vezja načrtujemo tako, da deluje tudi po obsevanju
(i.e. bipolarni tranzistorji naj delajo pri visokih Ic)

+ uporabljajo bipolarne tranzistorje s tanko bazo (če čas prehoda baze krajši od življenjskega časa potem malo rekombinacije v bazi)
+ zaščita proti SEE z izolacijo n in p področij v CMOS
+ posebne metode obdelave površin in nanašanja oksida
+ ni debelega oksida med S in D v NMOS tranzistorjih (manjši mrtvi tok)

2. nove komercialne thnologije (deep submicron oz. 0.25 micron ...):

pri teh tehnologijah je debelina oksida nad vrati v MOS tranzistorjih samo 5 nm

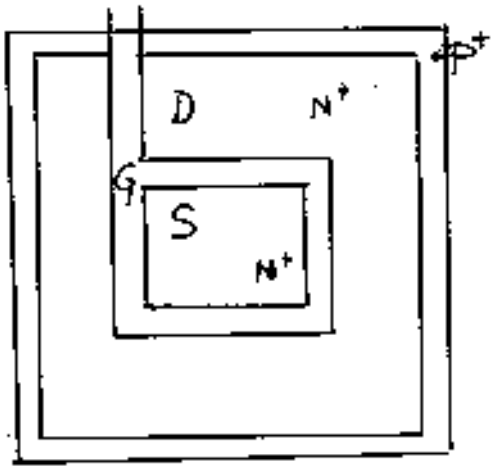
⟹ naboj zapusti oksid s tunelskim efektom

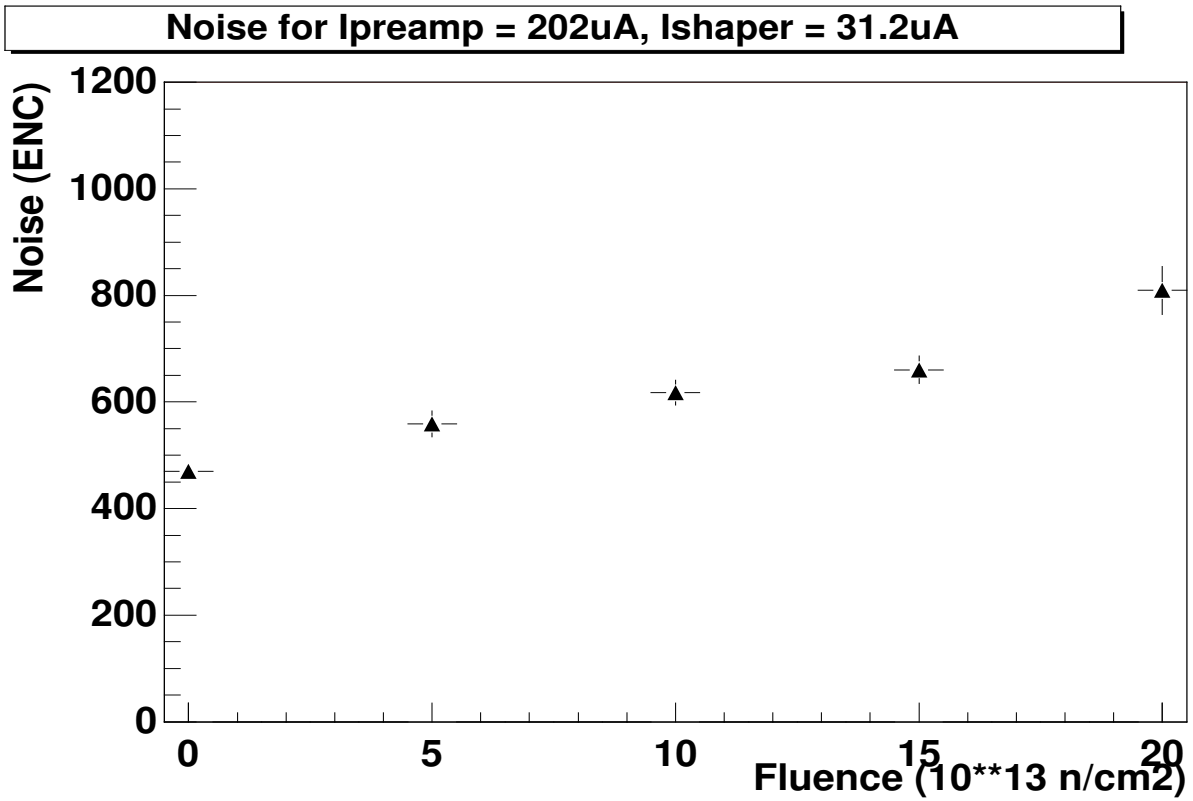
\+ problem mrtvega toka v NMOS tranzistorjih rešijo s t.i. Enclosed Layout Transistor ELT

⟹ ni stika med S in D pod debelim oksidom

\+ problem mrtvega toka med tranzistorji in SEE rešijo z guard-ringi

ELT:



• Primer meritve v Ljubljani:

- v reaktorju smo obsevali čipe za čitanje signalov s Si stripov (za SCT) in merili šum na predojačevalcu
- predojačevalec je narejen z bipolarnimi tranzistorji - šum sorazmeren z β