

HAPD72 × 72/A-M144
TEST DATA SHEET
(S/N: SHP0016)

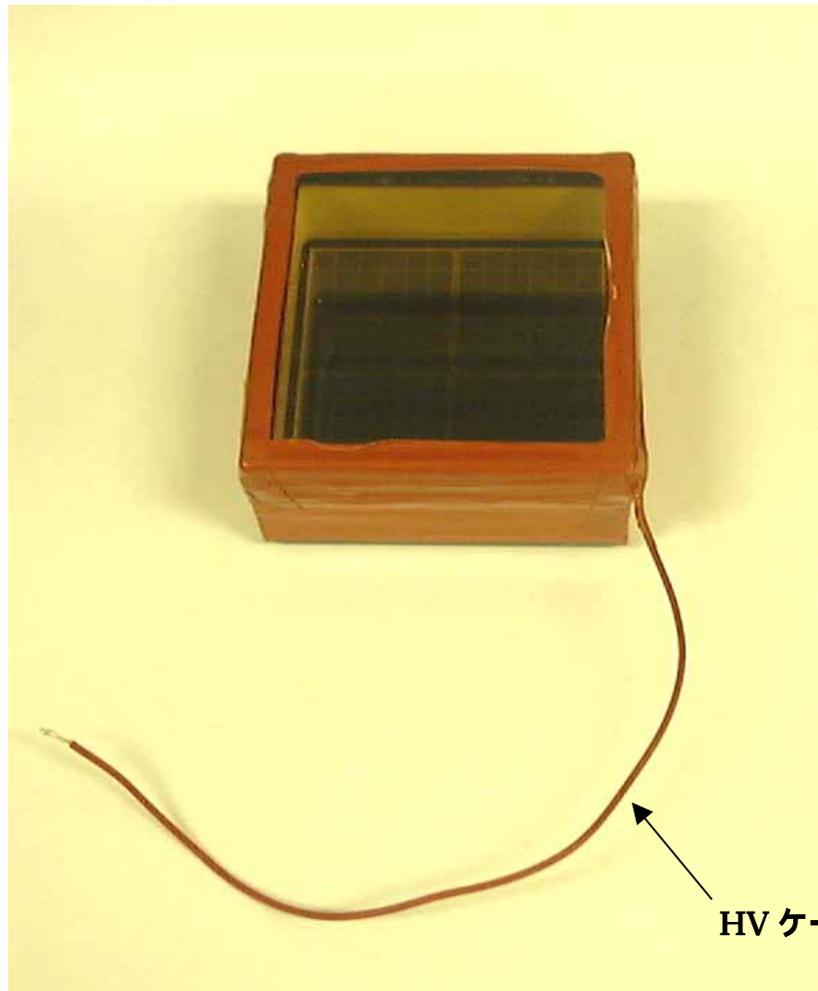
⚠注意！

- ◇ **高電圧印加状態では絶対に HPD 及び、高圧ケーブルに手を触れないでください。感電の恐れがあります。**
- ◇ **高電圧印加によるチューブのチャージアップを避けるため、高電圧の印加は必ずグランド線を接地、及び後続回路を接続してから行ってください。感電及び、後続回路を破損する恐れがあります。**
- ◇ **高電圧印加に伴うチューブ外表部でのリーク電流を避けるため、湿度の高い場所での使用は避けてください。**
- ◇ **高電圧は-7kVを超えて印加しないでください。**
- ◇ **AD 逆バイアス電圧は 380V(chipA), 330V(chipC)を超えて印加しないでください。**
- ◇ **分解しないでください。**

2004 年 05 月 04 日
浜松ホトニクス株式会社
電子管事業部

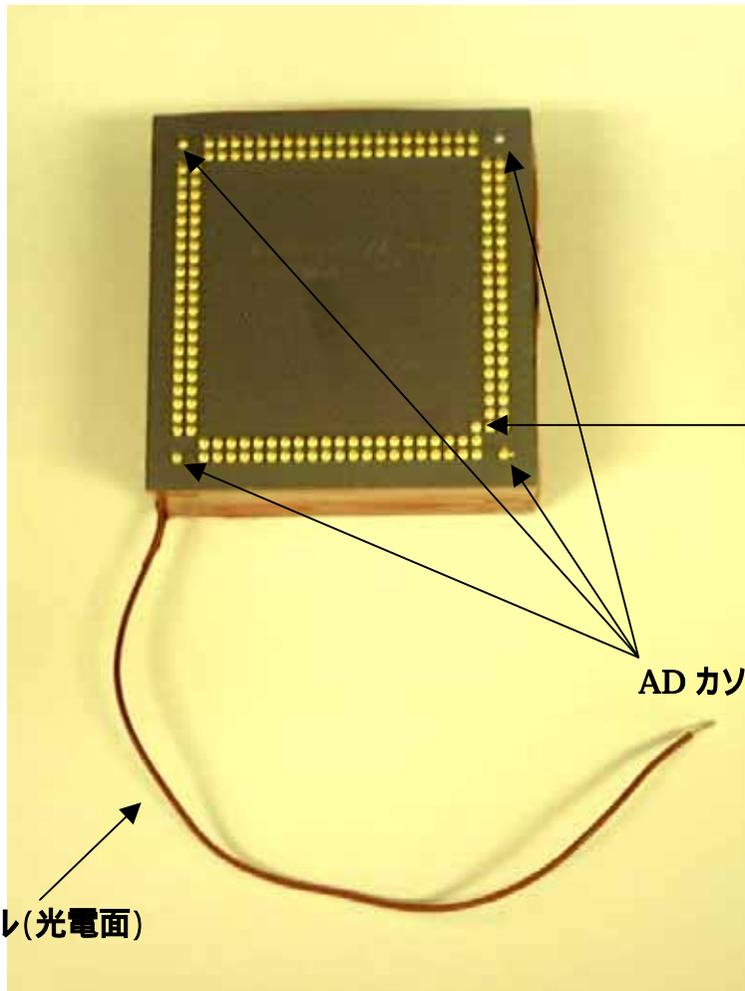
外観

光電面側



HV ケーブル(光電面)

ステム側



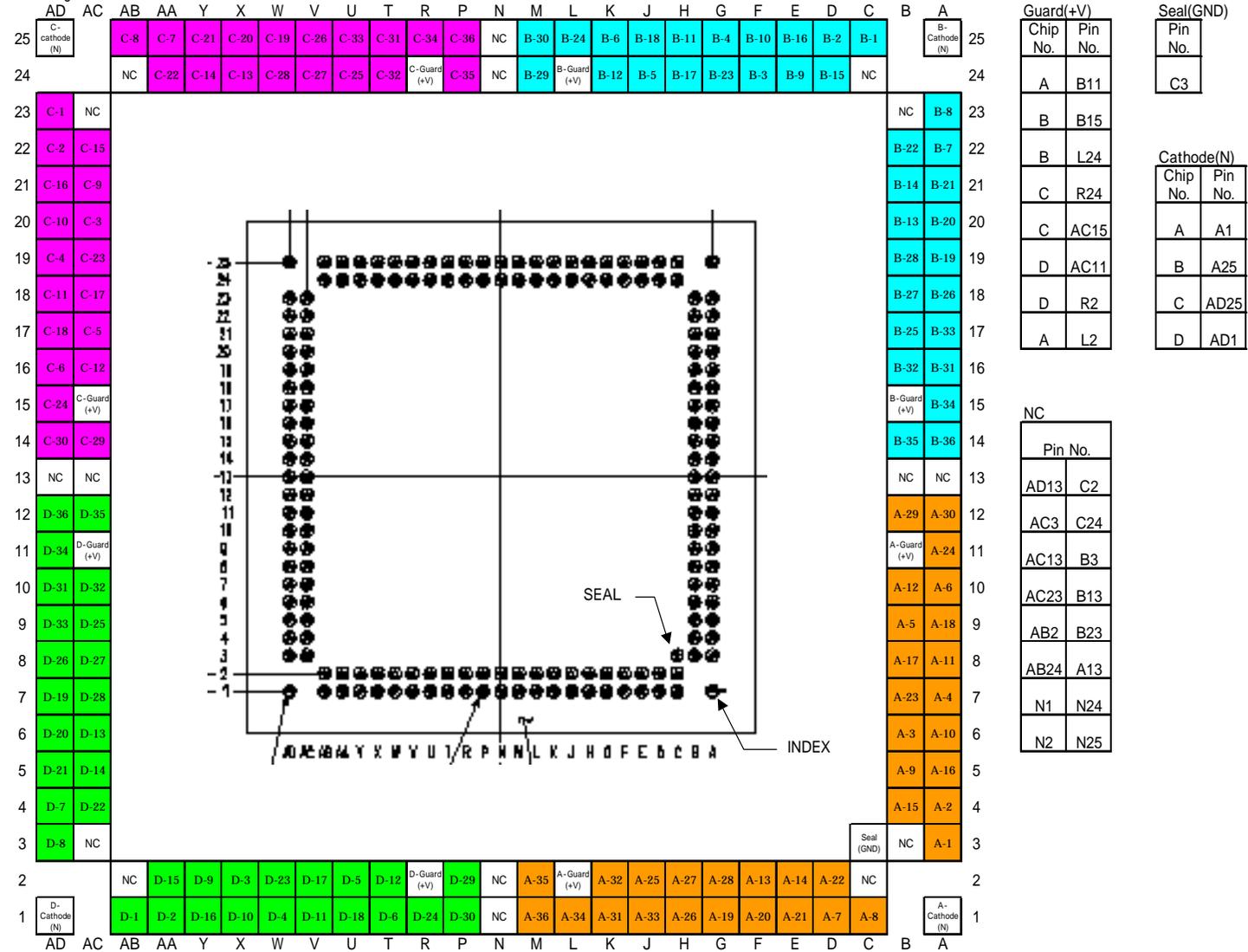
グランドピン

AD カソードピン

管の動作が不安定となりますので、オレンジ色の絶縁テープ及びその下の金属テープは剥がさないでください。

ステムピン配置

Pin Assign Back Side



Guard(+V)	
Chip No.	Pin No.
A	B11
B	B15
B	L24
C	R24
C	AC15
D	AC11
D	R2
A	L2

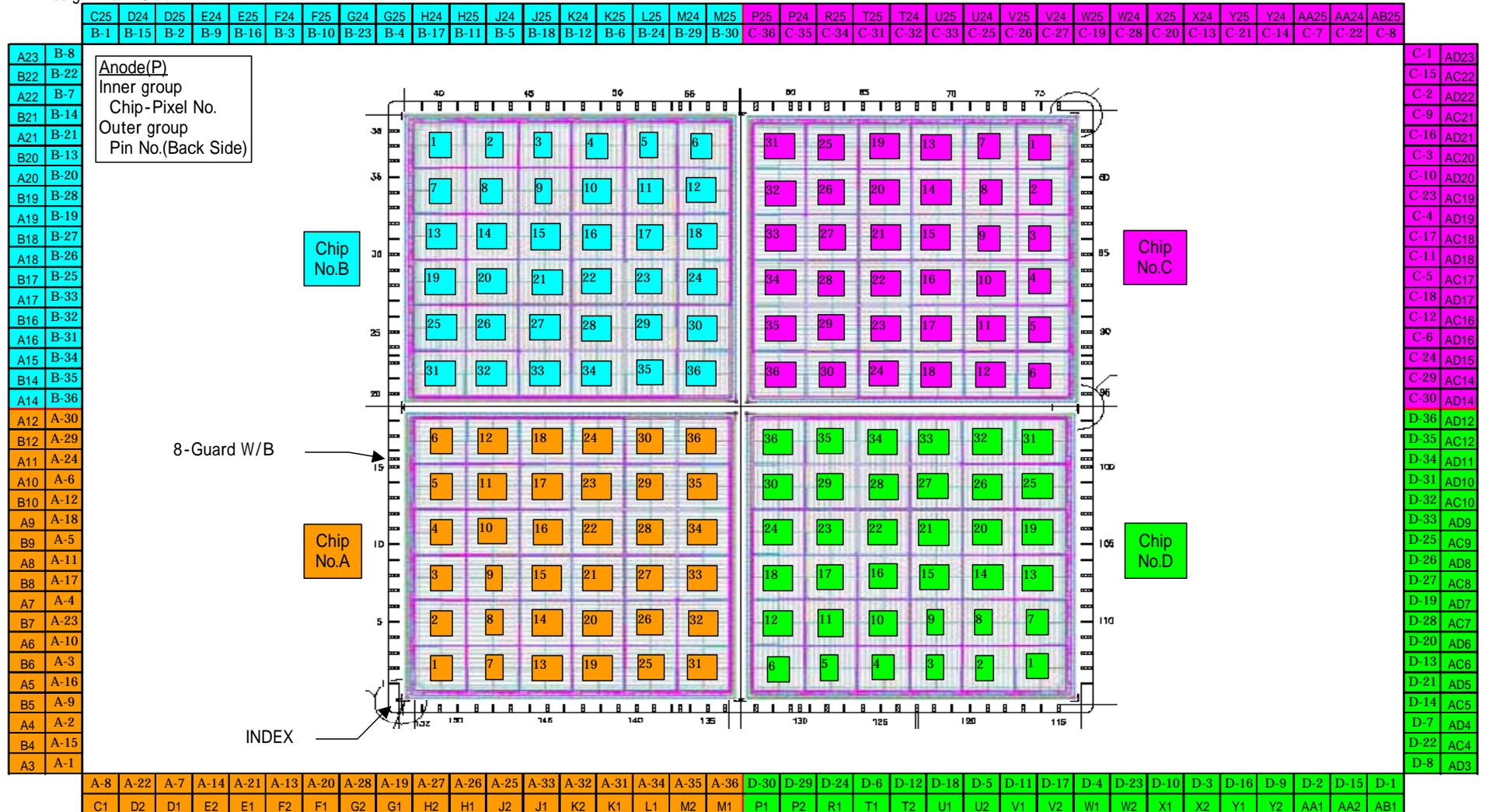
Seal(GND)	
Pin No.	
C3	

Cathode(N)	
Chip No.	Pin No.
A	A1
B	A25
C	AD25
D	AD1

NC	
Pin No.	
AD13	C2
AC3	C24
AC13	B3
AC23	B13
AB2	B23
AB24	A13
N1	N24
N2	N25

ピクセル配置(光電面側より)

Pin Assign Front Side



特性

SHP0016 について

項目		SHP0016	単位
光電面量子効率(420nm)		8.4	%
最大印加電圧(光電面)		-7000	V
使用可能 chip(AD)		chip A, chip C (chip B, chip D は不良)	
ChipA の最大印加電圧		380 (ガード電圧 200V 程度印加)	V
ChipC の最大印加電圧		330 (ガード電圧 200V 程度印加)	V
ゲイン(chipA-ch22)		10700 (7kV, 380V)	
時間応答 (chipA-ch22)	上昇時間	1.6	ns
	下降時間	65.7	ns
	パルス幅	19.1	ns

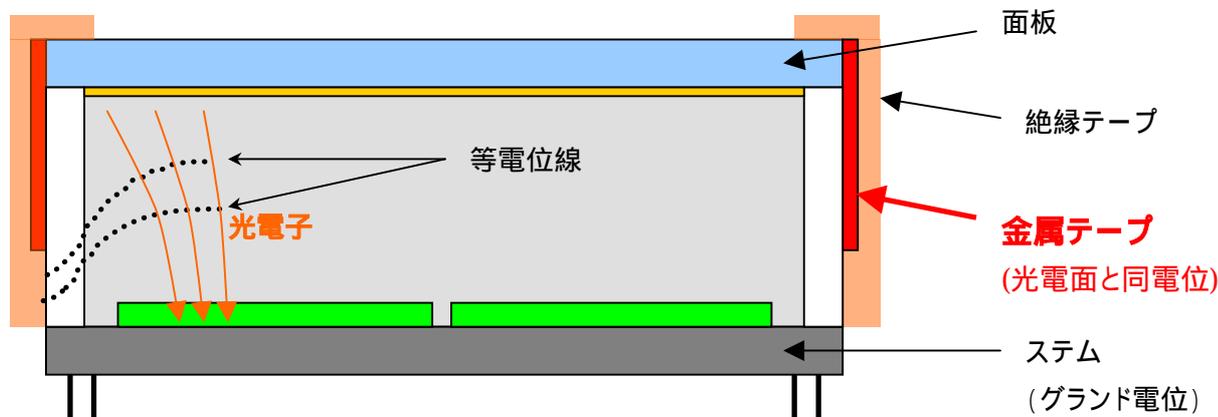
最大印加電圧と使用可能 chip について

最大光電面印加電圧は-7kV、使用可能 chip は chipA(最大 380V)と chipC(最大 330V)です。
ガード電極には 200V 程度を印加してご使用ください。

SHP0016 に内蔵した AD について

chipC については全 ch 束ねたときのリーク電流しか測定を行っていませんが、ゲインカーブは chipA とほぼ同様(バイアス 330V でゲイン 5 程度)になると思われます。chipB、chipD に関しては組み立て時のミスにより不良 chip となってしまう、使用できません。また、今回内蔵した AD に限っては、従来のもとの多少仕様が異なるもの(短納期だったこともあり試験用として試作した AD)が内蔵されているため、従来の AD と比較して動作電圧が高くなっています。(今後は、従来の仕様のもものを内蔵致します。)

金属テープの働きについて



外側に金属テープを巻くことにより、光電面周辺部から出た電子が側壁に衝突し耐電圧特性を劣化させることを防いでいますが、この金属テープにより管周辺では電子軌道が図のように曲が

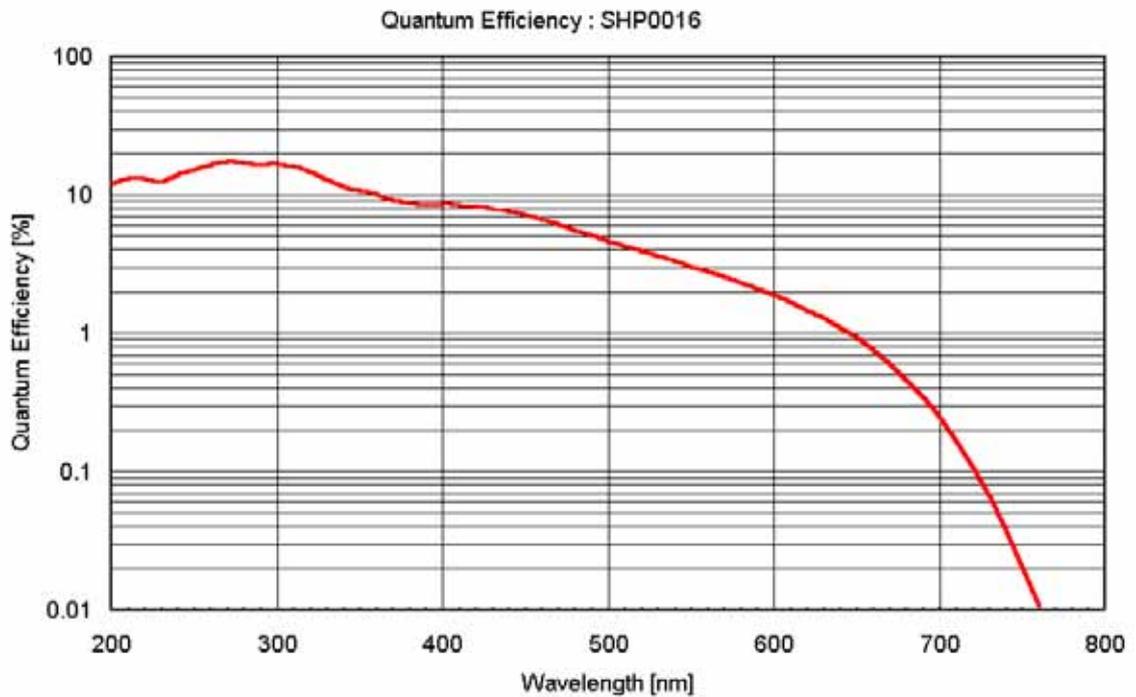
るため、無磁場では管周辺のユニフォミティが悪化することが考えられます。(管に平行な強磁場中で動作させる場合にはユニフォミティは問題ないはずです。)

応答特性について

chipA-ch22 の応答を測定したところ、下降時間が $3 \times 3AD-HPD$ のとき(XB0001/ 2003 年 2 月出荷、Risetime: 1.5ns , Falltime: 19.6ns、Width: 9.1ns)と比較して大変遅くなっている (Falltime: 65.7ns)ことがわかりました。原因については現在調査中です。

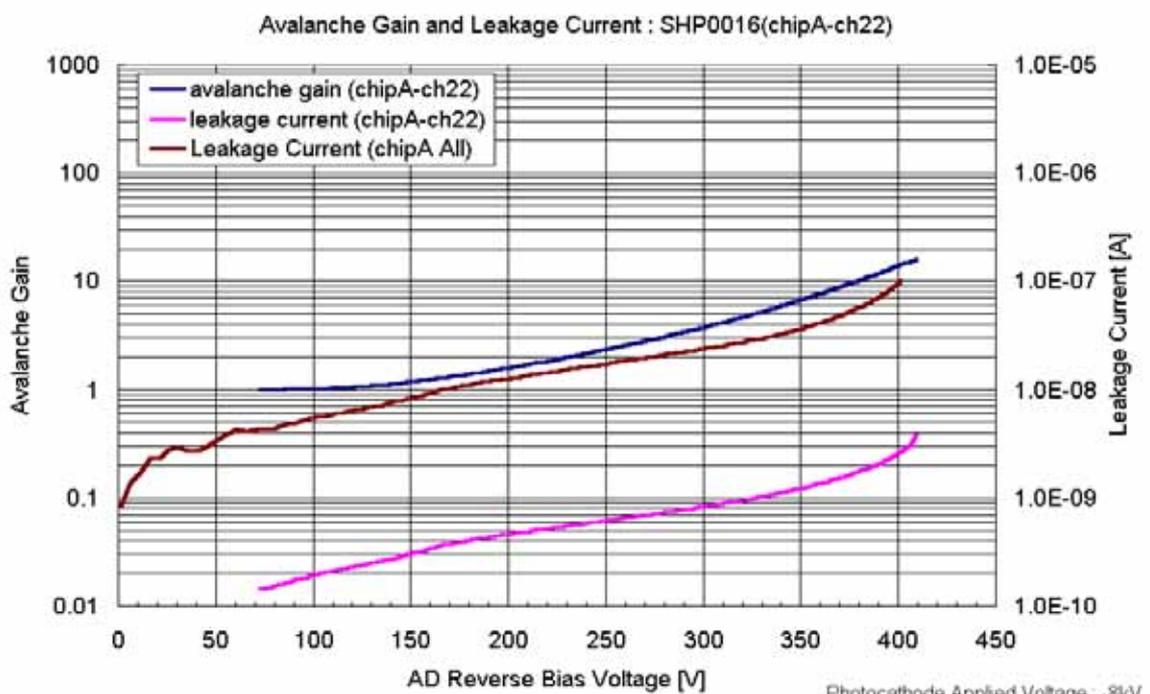
光電面量子効率

光電面印加電圧 -1500V



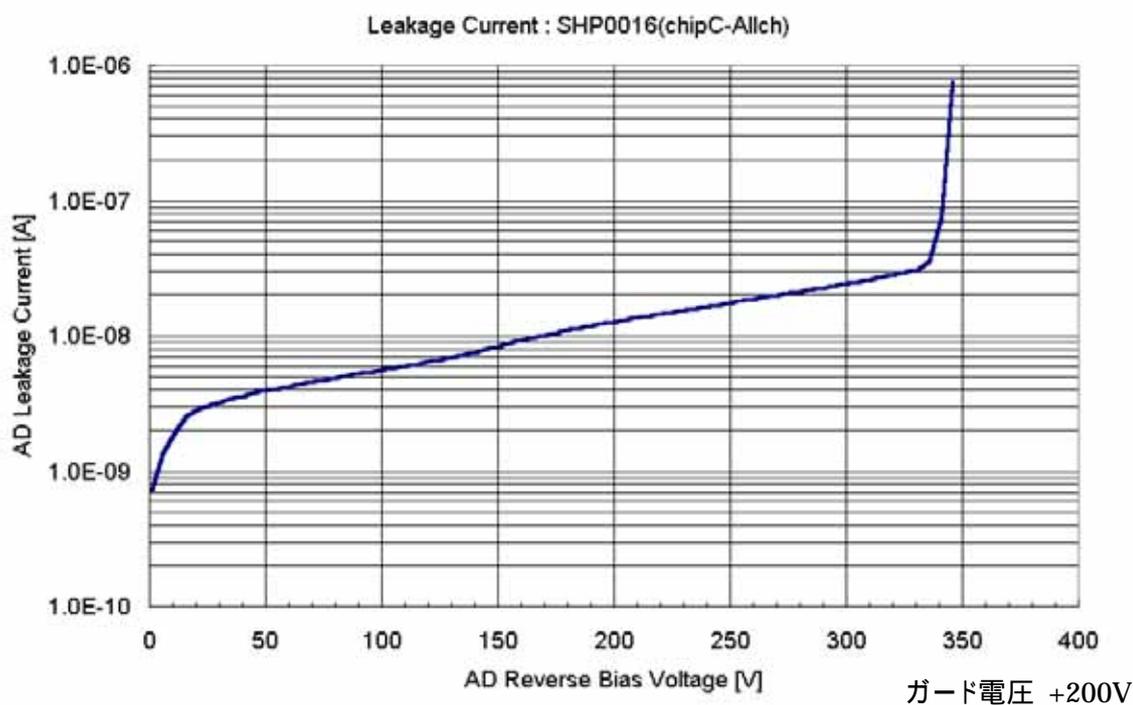
内蔵アバランシェダイオードの特性

chipA-ch22 の特性(加速電圧-8kV 時)と chipA を全 ch 束ねた時のリーク電流カーブ



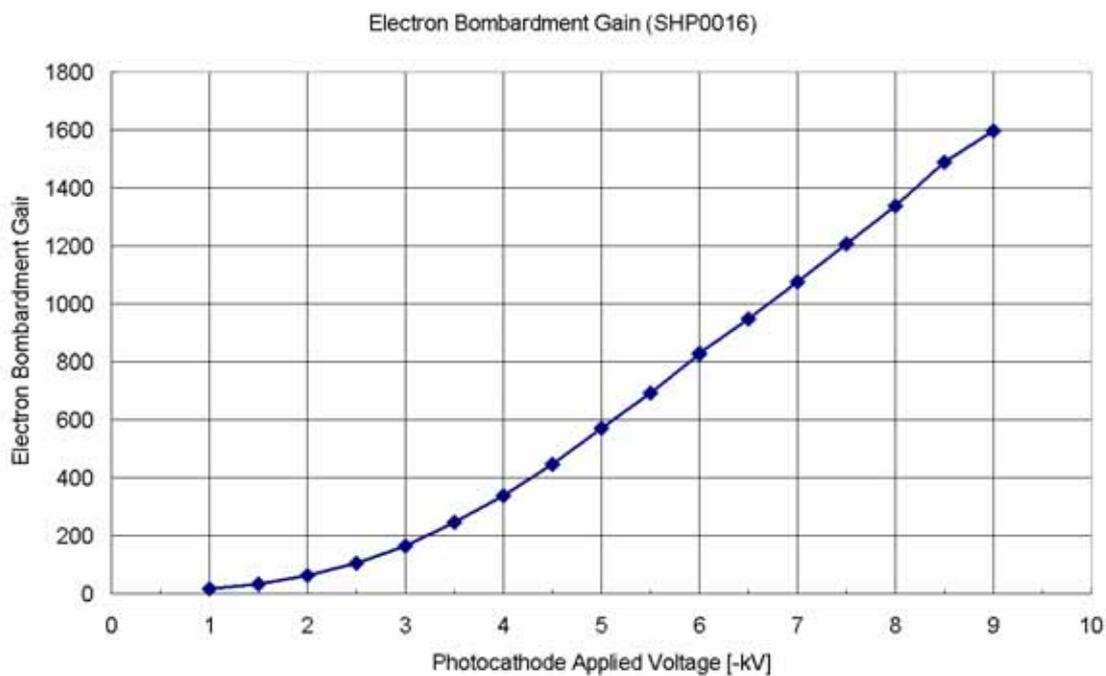
ガード電圧 +200V

chipC を全 ch 束ねた時のリーク電流カーブ

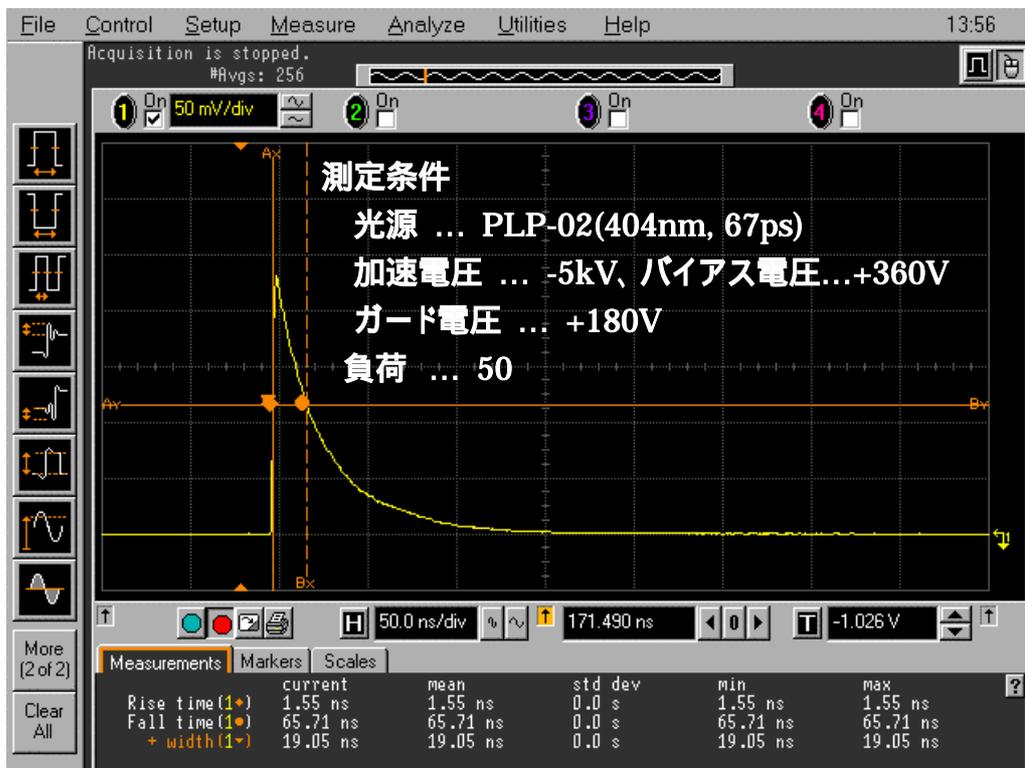


電子打込ゲイン特性 (chipA-ch22)

AD バイアス電圧を 30V に固定し、アバランシェ動作をさせないとき(アバランシェゲイン = 1)の、
光電面印加電圧とゲイン(電子打込ゲイン)との関係



応答特性(chipA-ch22)



マルチフォトエレクトロンカウンティング(chipA-ch22)

